



УДК 004.274

О.О. БАРКАЛОВ

Університет Зеленогурський, Зелена Гура, Польща, e-mail: *A.Barkalov@iie.uz.zgora.pl*.

Л.О. ТИТАРЕНКО

Університет Зеленогурський, Зелена Гура, Польща; Харківський національний університет радіоелектроніки, Харків, Україна, e-mail: *L.Titarenko@iie.uz.zgora.pl*.

О.М. ГОЛОВІН

Інститут кібернетики ім. В.М. Глушкова НАН України, Київ, Україна, e-mail: *o.m.golovin.1@gmail.com*.

О.В. МАТВІЄНКО

Інститут кібернетики ім. В.М. Глушкова НАН України, Київ, Україна, e-mail: *avmatv@ukr.net*.

ОПТИМІЗАЦІЯ СХЕМИ АВТОМАТА МІЛІ У ЗМІШАНОМУ ЕЛЕМЕНТНОМУ БАЗИСІ

Анотація. Запропоновано метод зменшення кількості елементів LUT у схемі автомата Мілі, яка реалізується в базисі FPGA. При цьому частина схеми реалізується за допомогою блока пам'яті ЕМВ. Метод базується на подвійному кодуванні станів і кодуванні наборів мікрооперацій. Наведено приклад синтезу схеми МПА з використанням запропонованого методу. За виконання певних умов схема МПА має точно три рівні логічних елементів. Розглянуто методи поліпшення характеристик схеми, які базуються на оптимальному кодуванні станів і наборів мікрооперацій.

Ключові слова: мікропрограмний автомат Мілі, синтез, FPGA, ЕМВ, LUT, кодування.

ВСТУП

Одним з основних послідовних блоків цифрових систем є пристрій керування (ПК) [1]. Часто закон функціонування ПК визначають за допомогою моделі мікропрограмного автомата (МПА) Мілі [2, 3]. При цьому синтез схеми ПК зводиться до синтезу схеми МПА [4, 5]. Синтезуючи МПА, розробник прагне отримати схему з оптимальними характеристиками: мінімальні витрати апаратури, максимальна операційна частота, мінімальна споживана потужність [6, 7]. Ці показники є взаємозалежними. Наприклад, зменшення апаратних витрат зумовлює зменшення швидкодії та споживаної потужності [1, 8]. У цій роботі запропоновано спосіб зменшення кількості конфігурованих логічних блоків CLB (configurable logic blocks) у схемі МПА Мілі, що реалізується в базисі FPGA (field-programmable logic array) [9, 10].

Упродовж останніх тридцяти років FPGA використовувалися як ефективна платформа для реалізації різних цифрових систем [11]. Наприклад, у [12] розглянуто майже 1700 систем, реалізованих у базисі FPGA. За прогнозами [11, 12], цей базис домінуватиме ще кілька десятиріч у цифровій техніці. Цим і обґрунтовано вибір базису FPGA в описаних далі дослідженнях.

© О.О. Баркалов, Л.О. Титаренко, О.М. Головін, О.В. Матвієнко, 2024